

(1) 公告編號：304278

(2) 中華民國86年(1997)05月01日

發明

全 3 頁

(3) 申請人：C I 5 : H01L 21/28

稱：源極-汲極分配佈植法

案 號：85111371

(22) 申請日期：中華民國85年(1996)09月17日

(7) 發明人：

新竹市大學路一〇〇三巷十號三樓  
新竹市大學路一零零一號  
新竹市大學路一零零一號

(8) 代理人：行政院國家科學委員會

台北市和平東路二段一〇六號十八樓

(9) 代理人：蔡清福 先生

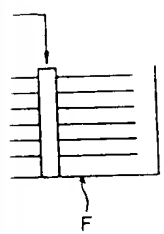
(17) 申請專利範圍：

1. 一種源極-汲極分配佈植法，其係應用於短通道金氧半元件之製造中，其步驟包含：

- (a) 提供一半導體基板，於該半導體基板上形成一閘極結構；
- (b) 以該閘極結構為罩幕，於該半導體基板進行一第二電性的雜質佈植，形成一具有一預定雜質濃度的第一源極/汲極區域；
- (c) 於該閘極結構側面形成一閘極邊牆，再以該閘極結構與該閘極邊牆為罩幕，於該半導體基板進行一第二電性的雜質佈植，形成一具有一預定雜質濃度的第二源極/汲極區域；以及
- (d) 以該閘極結構為罩幕，於該半導體基板進行一第一電性的大斜角佈植 (Large-Angle-Tilt Implant, LATI)，於源極與汲極間之通道

(Channel) 下形成一具有一預定雜質濃度分佈的第三區域。

2. 如申請專利範圍第1項所述之源極-汲極分配佈植法，其中於進行該第二電性之大斜角佈植前，係利用一自我對準金屬矽化物製程 (Self-Aligned Silicide, 簡稱Salicide)，分別於閘極、源極與汲極上形成一金屬矽化物。
3. 如申請專利範圍第1項所述之源極-汲極分配佈植法，其中所形成之該第二源極/汲極區域之雜質濃度高於該第一源極/汲極區域之雜質濃度。
4. 如申請專利範圍第1項所述之源極-汲極分配佈植法，其中該半導體基板係為一N型矽基板。
5. 如申請專利範圍第4項所述之源極-汲極分配佈植法，其中該第一電性的雜質佈植為五價雜質之佈植。
6. 如申請專利範圍第5項所述之源極-汲



- 極分配佈植法，其中該五價雜質為磷。
- 如申請專利範圍第4項所述之源極-汲極分配佈植法，其中該第二電性的雜質佈植為三價雜質之佈植。
- 如申請專利範圍第7項所述之源極-汲極分配佈植法，其中該三價雜質為硼。
- 如申請專利範圍第1項所述之源極-汲極分配佈植法，其中該半導體基板係為P型矽基板。
- 如申請專利範圍第9項所述之源極-汲極分配佈植法，其中該第一電性的雜質佈植為三價雜質之佈植。
- 如申請專利範圍第10項所述之源極-汲極分配佈植法，其中該三價雜質為硼。
- 如申請專利範圍第9項所述之源極-汲極分配佈植法，其中該第二電性的雜質佈植為五價雜質之佈植。
- 如申請專利範圍第12項所述之源極-

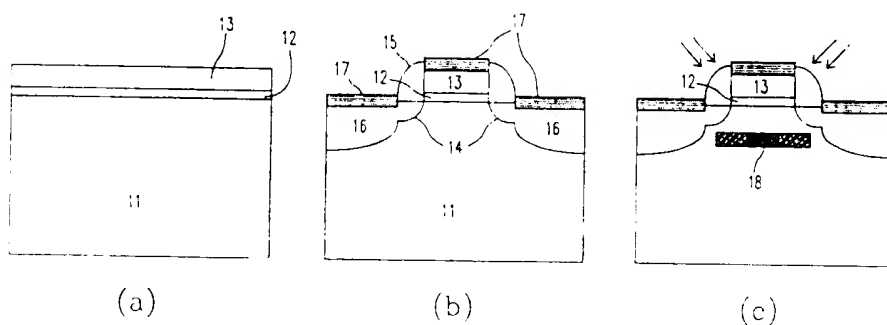
- 極分配佈植法，其中該五價雜質為磷。
- 如申請專利範圍第1項所述之源極-汲極分配佈植法，其中該閘極結構由一閘極氧化層與一複晶矽閘極層所構成。
- 如申請專利範圍第1項所述之源極-汲極分配佈植法，其中該閘極邊牆係以硼矽玻璃(Borosilicate Glass, BSG)構成。

圖示簡單說明：

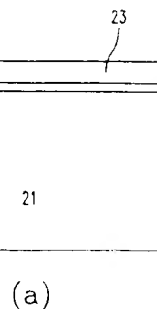
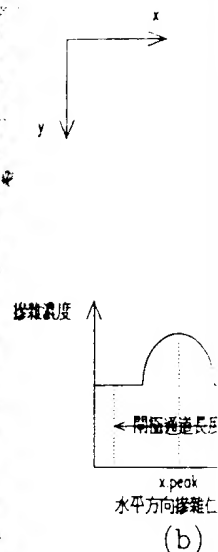
第一圖：(a)~(c)此係為本案一較佳實施例運用於P通道金氧半場效電晶體(PMOS)製程之示意圖。

第二圖：(a)~(c)係為本案一較佳實施例所得致之離子佈植之雜質濃度分佈示意圖。

第三圖：(a)~(c)此係為本案一較佳實施例運用於N通道金氧半場效電晶體(NMOS)製程之示意圖。



第一圖



分配佈植法，其中該五價雜  
 質係由專利範圍第1項所述之源  
 子分配佈植法，其中該閘極結構  
 係氧化層與一複晶矽閘極層所

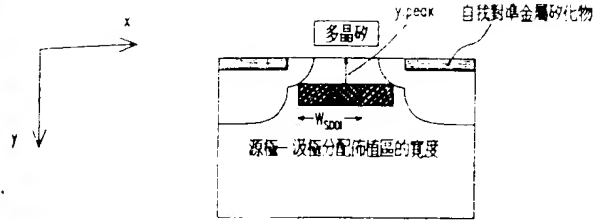
由專利範圍第1項所述之源  
 子分配佈植法，其中該閘極邊緣  
 係玻璃(Borosilicate Glass, BS)

簡單說明：

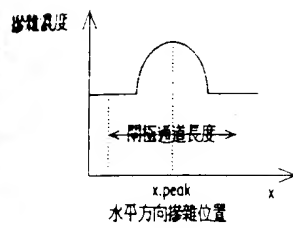
一圖：(a)~(c)此係為本案一  
 可運用於P通道金氧半場效  
 電管製程之示意圖。

二圖：(a)~(c)係為本案一較  
 佳得致之離子佈置之雜質濃度  
 圖。

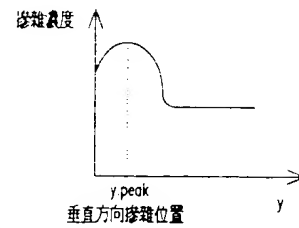
三圖：(a)~(c)此係為本案一  
 可運用於N通道金氧半場效電  
 管製程之示意圖。



(a)

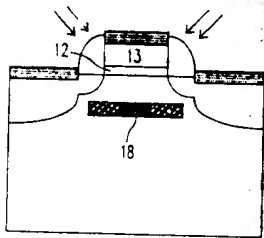


(b)

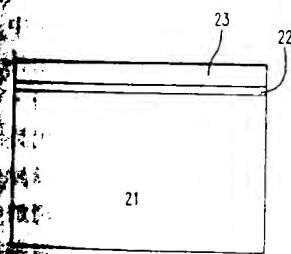


(c)

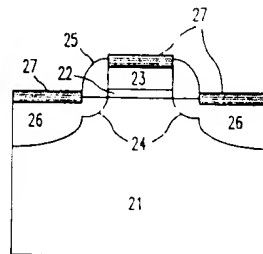
第二圖



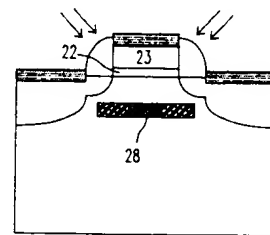
(c)



(a)



(b)



(c)

第三圖